

基于TMS320C6455和Altera FPGA EP3C40F484C8软件无线电处理卡



功能和技术指标

一、DSP卡性能介绍

(1) DSP芯片性能

- (a) DSP时钟主频1GHz，支持1.2GHz。
- (b) 内存总线独立，板载 DDR2-500 256MB。
- (c) 支持4MB Nor Flash。
- (d) 支持千兆网络接口。
- (f) 支持 I2C的 E2Prom。

(2) 接口介绍

- (a) 接口支持FMC标准的HPC连接器，支持 EMIF 64bit宽度，同步100MHz传输；Mcpbs0；Mcpbs1；RapidIO X4。
- (b) 接口支持FMC标准的LPC连接器 支持EMIF32bit宽度，同步100MHz，Mcpbs1，RapidIOX1，Flash仅支持4MB。
- (c) 连接电源 +12V，+3.3V。板卡独立供电+5V--+12V均可，模块最大功耗在8W。

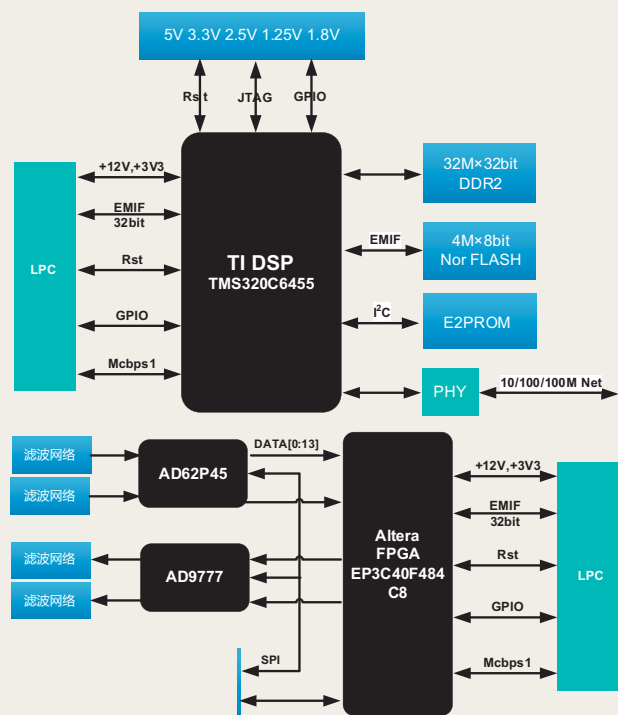
- (3) 板卡尺寸：FMC卡大小为：90mmX69mm。安装孔大小为2.7mm。

二、FPGA板卡性能介绍

- (1) FMC接口,支持2路AD输入，2路DA输出。
- (2) 一路SPI，用于对AD，DA,时钟芯片的配置。
- (3) 两路AD，AD采用AD62P45芯片，该芯片集成了两个14位的高速ADC，采样速率高达125MSPS，输入信号幅值1V，50欧姆阻抗，物理接口为 SMA。
- (4) 两路DA，DA采用AD9777芯片，该芯片为16位分辨率，最大输入数据速率为160MSPS，插值后最大DAC转换速率400MSPS，该系列器件具有可选插值率(2x/4x/8x)以及能够以Fs/2、Fs/4或Fs/8混频的复合调制器，两路信号可以以I、Q分量信号输出。所有配置均通过一个易于使用的三线式或四线式SPI接口完成。输出信号幅值为1V，50欧姆阻抗，物理接口为 SMA。
- (5) 时钟 采用温补晶振 1ppM。
- (6) AD时钟倍频芯片为AD9552, RMS jitter: <0.5 ps
- (7) FMC卡大小为：69mmX90mm。安装孔大小为2.7mm。

板卡概述

该系统是由两块核心模块组成，分别是基于TI DSP TMS320C6455的模块(以下称:DSP卡)和基于Altera FPGA EP3C40F484C8的模块(以下称:FPGA卡)。DSP卡是以TI的DSP TMS320C6455作为主芯片，可用于高速数据、视频信号检测，分析等应用；FPGA卡处理芯片为EP3C40F484C8，兼容EP3C16F484C8的设计，支持AD，DA的数据输入输出，主要用于软件无线电的验证平台和测试应用开发。



软件功能

(1) DSP卡软件功能：

- (a) 支持千兆网络传输程序，移植LWIP协议栈，支持 ping，TCP、UDP、IP传输协议。
- (b) DSP与FPGA的EMIF口 EDMA，同步中断传输程序，测试速率在200MB/s以上。
- (c) 支持1K字节的引导，Flash 烧写测试程序。

(2)FPGA卡软件功能：

- (a) FPGA 完整的AD,DA控制，数据收发传输。
- (b) DSP对AD，DA的 SPI配置控制。
- (c) DSP与FPGA的EMIF口 EDMA，同步中断传输，测试速率在200MB/s以上。
- (d) 支持FPGA程序JTAG,AS模式配置。
- (e) AD DA 数据的读写 配置参考程序。